

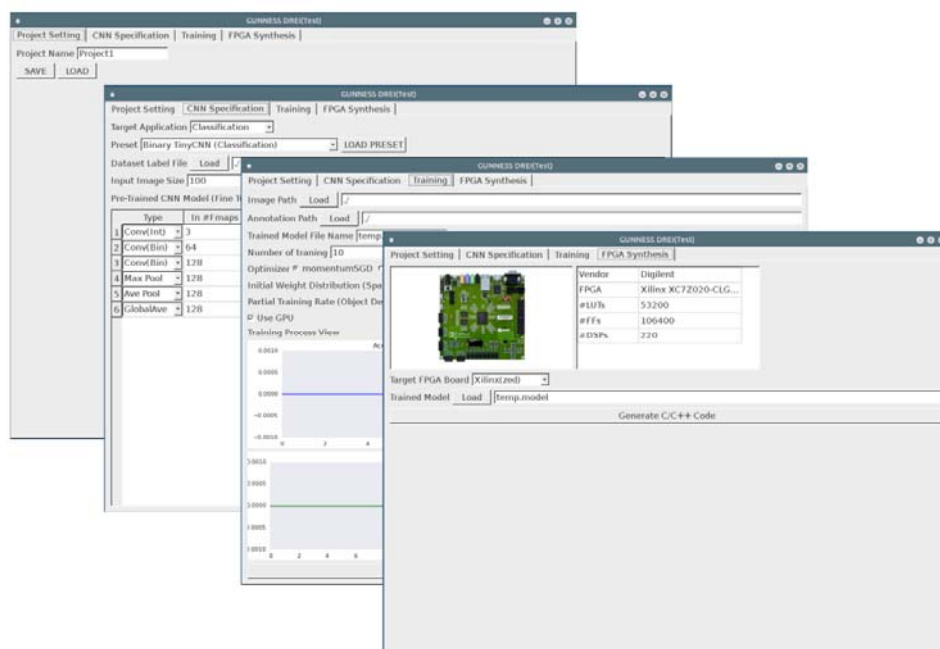
PALTEK、東京工業大学の FPGA 向けディープラーニング開発環境 「GUINNESS」の活用を促進することで AI 開発を支援 ～ エッジ側の組み込み機器に AI 機能を迅速に実装することが可能に ～

株式会社PALTEK(本社:横浜市港北区、代表取締役社長:矢吹尚秀、証券コード:7587、以下PALTEK)は、ディープラーニングをFPGAに効率よく実現する研究を行っている東京工業大学中原研究室(工学院 情報通信系 准教授:中原啓貴)が開発した、FPGA向けディープラーニング開発環境「GUINNESS(GUI based Neural NETwork SyntheSizer)」の活用を促進することで、お客様のAI開発を支援します。GUINNESSには、FPGAとArm社のコアを緊密に統合したザイリンクス社のSoCであるZynq® SoC および MPSoCが活用されています。これにより、ザイリンクス社のSoCを活用し、エッジ側の組み込み機器にAI機能を迅速に実装することが可能となります。

現在、AIはディープラーニングの活用で、画像認識、音声・言語認識、ロボットなどの運動の習熟など実用的に応用できる範囲が拡大しています。具体的には、昨今のIoTの進展などを背景に、自動運転、金融、製造業などに加えて、健康・医療、行政といったサービス分野にもAIの活用が始まっています。その中で、エッジコンピューティングでディープラーニングを活用する際の課題が認識されつつあります。それはエッジ側で推論を行う際にGPUを使用する場合、小型化、低消費電力化が難しいという点です。その課題の解決策として、現在FPGAに注目が集まっています。

FPGAは機能の書き換えが可能なデバイスであり、その特徴を活かすことで年々進化するさまざまなAIアルゴリズムに対応でき、小型化、低消費電力化および高性能なディープラーニングを実現することができます。GUINNESSはディープラーニングの学習・推論を行うことができるFPGA向け開発環境であり、GUIベースの開発環境のため、Python、C++、HDLなどの言語記述は必要なく、お客様はニューラルネットワークの設計に注力できます。

FPGA向けディープラーニング開発環境「GUINNESS」



PALTEKが提供するザイリンクス社の Zynq® SoC および MPSoCは専用の並列演算用ハードウェアが実装され、ディープラーニングの処理で必要とされる演算処理の最適化が行えます。適応性に優れたザイリンクス社のSoCを利用することで、急速に発展する AI 分野でカスタム ハードウェア アクセラレータを迅速に導入できます。さらに、CPU や GPU と比べ、SoC は少ない消費電力で高い性能と低レイテンシを実現できます。そのため、お客様は独自に用意したディープラーニングの学習モデルを SoC に実装することができ、エッジ側の組み込み機器にAI機能を迅速に実装することが可能になります。

東京工業大学 工学院 情報通信系 准教授 中原啓貴氏は次のように述べています。

「ビッグデータ・半導体技術の習熟・アルゴリズムの革新により、これまでは実現が難しかった深層学習を始めとしたさまざまな AI が組み込み機器で実現できるようになっており、今後革新的なアプリケーションが実用化されることが予想されます。しかし、従来の組み込み技術に加え深層学習の知識が必要であり、設計難易度は格段に上がっていると言わざるを得ません。そこで、FPGA の最新設計手法と深層学習ツールを組み合わせた GUINNESS を研究開発しました。GUINNESS を活用していただくことで世の中の AI の活用の場に貢献できることを大変光栄に思います。」

株式会社PALTEK 代表取締役社長 矢吹尚秀は次のように述べています。

「現代社会におけるAIの必要性は、セキュリティ、働き方改革、自動運転支援などさまざまな分野で急速に高まっています。今回、東京工業大学のGUINNESSの活用を推進することで、当社のAIへの取り組みをさらに強化し、SoCの利点を活かしたお客様のエッジAI開発に貢献できると信じております。当社は、産業、医療、セキュリティなどの電子機器メーカー様のほか、ソフトウェア製品をソリューションとして販売している会社様に対しても幅広く提案活動を展開してまいります。」

GUINNESS は国立大学法人 東京工業大学 工学院 情報通信系 准教授 中原 啓貴氏が開発したディープラーニング統合開発環境です。なお、GUINNESS のデモンストレーション動画については、以下の URL よりご覧ください。

https://www.youtube.com/watch?v=_iMboyu8iWc

※GUINNESS 開発環境の利用には別途東京工業大学との契約が必要となります。

ザイリンクスの名称および Zynq、その他本プレスリリースに記載のブランド名は米国およびその他の各国のザイリンクスの登録商標または商標です。その他すべての名称は、それぞれの所有者に帰属します。

株式会社PALTEKについて:

PALTEKは、1982年の創業以来、日本のエレクトロニクスメーカーに対して国内外の半導体製品の販売のほか、ハードウェアやソフトウェアなどの設計受託サービスも提供し、お客様の製品開発のパートナーとして仕様検討から試作開発、量産までサポートしています。PALTEKは、「多様な存在との共生」という企業理念に基づき、お客様にとって最適なソリューションを提供することで、お客様の発展に貢献してまいります。PALTEKに関する詳細は、<https://www.paltek.co.jp> をご覧ください。

■この件に関するお問い合わせは下記へお願いします。

1: ニュースリリースに関するお問い合わせ

担当者 : 広報担当 柴崎 由記

メールアドレス : pr@paltek.co.jp

所在地 : 〒222-0033 神奈川県横浜市港北区新横浜 2-3-12 新横浜スクエアビル 6F

電話 : 045-477-2072 FAX : 045-477-2012