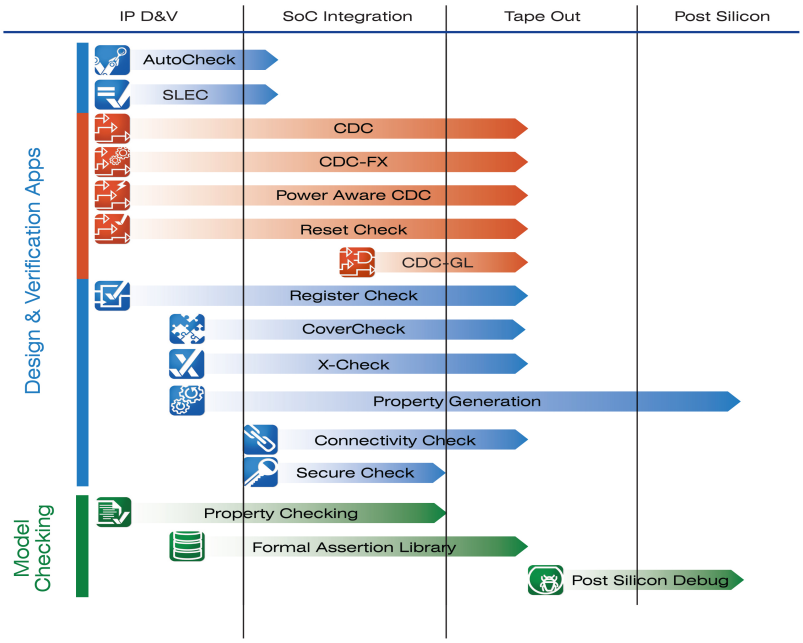
Functional Verification

Questa CDC & Formal Technologies

DATASHEET



Questa®は、幅広いCDCおよび形式検証テクノロジを持ち、完全に自動化されたアプリケーション（クロックドメイン検証、コードカバレッジ・クロージャ、自動フォーマルチェックなど）から、強力で高度にカスタマイズ可能なプロパティチェックまで、幅広い技術を提供しています。これらのソリューションは、それ単体でも、またはダイナミック・シミュレーションの補完技術としても活用できます。

複雑な検証課題を解決する包括的なソリューション

いかに注意深く設計されたテストベンチ、例えば制約付きランダム手法であってもすべてのコーナーケースを活性化することは不可能であり、本質的に完全ではありません。残念ながら、これは機能カバレッジが100%達成された後でさえ、納期を延期せざるを得ないような想像もつかないバグがステート空間に潜んでいる可能性があることを意味します。Questa®フォーマル・アプリは、与えられた一連のプロパティに対して、デザインの動作を静的に分析します。可能なすべての入力シーケンスを幅優先探索方式で網羅的に探索します。これ以外の手法では見逃されてしまったり、あるいはシミュレーションベースの方法では見つけ出すことが現実的でない設計上のエラーを顕在化します。

検証テクノロジとツールの３つのカテゴリ

Questa®フォーマルベースのテクノロジ・スイートにはプッシュボタン実行のアプリから高度なモデルチェックまで用意されています。3つのカテゴリがあり、CDCソリューション、自動アプリ、そして検証IPを使用できるモデル・チェッキングです。

CDCソリューション：すべてのプロパティと設計意図は、ソフトウェアにより推定されます。Questa CDCスイートには、完全自

機能とメリット

■ 自動化されたソリューションとアプリ

- CDCソリューション：CDC、Power Aware CDC、CDC Gate Level、QuestaSimにリンクしたCDC-FX、Reset Check
- 検証アプリ：AutoCheck、CoverCheck、X-Check、Register Check、Security Check、Connectivity Check、Property Generation、Sequential Logic Equivalence Check (SLEC)

■ バグ発見の加速

- シミュレーション開始まで待つ必要がない
- バグの根源を直接特定

■ 標準プロトコル向けフォーマルアサーション・ライブラリ

- 設計空間カバレッジの加速
- すべての組合せの検証が時間制約を受けない
- 何をテストするかという想定に制約されない

■ ダイナミック・シミュレーションを補完

- メタスタビリティ
- X伝搬解析
- ポストシリコン・デバッグ

動ツールが4つあります。それはQuesta Clock Domain Crossing検証、Questa Gate Level CDC検証、フォーマルベースのCDC結果をQuestaSimに取り込むQuesta CDC-FX、そしてローパワー設計記述がDUTに重ねられている場合に対応するQuesta Power Aware CDCです。またリセット信号ネットワークを解析するQuesta Reset Checkがあります。

自動化アプリ：アサーションは、RTL設計の自動解析と設計意図の高位仕様の組み合わせから合成されます。プロパティはフォーマル解析を用いて徹底的に検証されます。Questa Formalスイートには、コードカバレッジのクロージャ、Xステート解析、レジスタ検証など個別の問題に取り組むためのアプリが含まれています。さらに、Questa Sequential Logic Equivalency Check（SLEC）のようなアプリケーションでは、フォーマル手法を使用した入力間の徹底的な比較により、動作の不一致を明らかにします。ECOと故障分析に関わる検証を加速化します。

モデルチェッキングと検証IP：ユーザがプロパティと制約を記述し、Questa Formal検証スイートのプロパティチェック・エンジンを実行します。業界で最も強力なエンジンです。ここでは抽象化、分割、推定保証、ウェイポイントなどの高度な手法が適用できます。またI/Fプロトコル、機能カバレッジ、制御ロジック、データ保全性、ポストシリコン・デバッグなど、デザインに対して最も徹底的な解析を要する課題が解決できます。フォーマル検証に最適化された検証IPは、標準的なプロトコルを持つデザインに対して有効です。

メリットとハイライト

バグの早期発見 - Questa Formalアプリを使用すると、シミュレーション・テストベンチの準備が整う前に、設計フェーズの早期に検証を開始することができます。

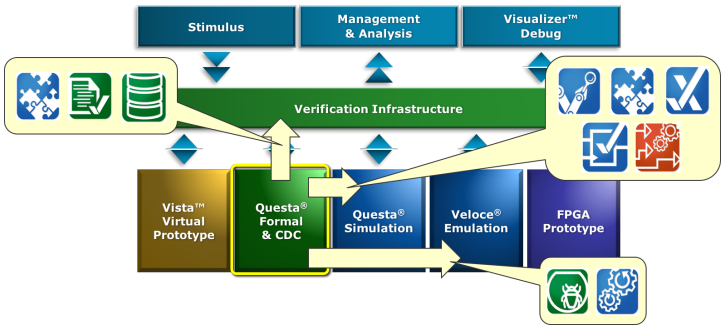
検証品質の向上- Questa Formalアプリの徹底的なアプローチは、デザインのステート空間全体に対する解析を可能にします。他の検証方法では見逃す可能性のある予期しないコーナーケースを顕在化します。

検証スループットの向上- Questa Formalは、従来の手法では検証が困難だった、あるいは不可能だった特定の設計要素について、完全かつ正確なプッシュボタン式の自動検証を提供します。

高性能解析 - Questaのコアテクノロジに対するひたむきな研究開発とエンジニアリングの投資により、実時間における性能、メモリ使用量、ストレージ消費量は、ツールの背景にあるエンジンの最適化に伴って改善されています。このことは、Questa Formalが常に要求されるスケーラビリティと計算機リソースに依存する改善の期待値を超えて進化していることを意味します。

Enterprise Verification Platformに不可欠な構成要素

いくつかの強力なテクノロジに基づいて構築され、Veloce®エミュレーションと緊密に統合されたEnterprise Verification Platformは、検証をトランスフォームし、生産性を飛躍的に高め、リソースをより効率的に管理します。Questa CDCとフォーマル検証ソリューションは、シミュレーション、エミュレーションと統合され、検証マネジメント、コンパイラ、デバッガ、SystemVerilog、Verilog、VHDL、UPFなど、共通する言語や機能実装などを共有しています。 これにより、ユーザはジョブに最適なアプリケーションまたはツールを選択し、すべてのエンジンの結果を統合して、検証プログラム全体の進捗状況を動的かつリアルタイムに追跡することができます。



株式会社ＰＡＬＴＥＫ
〒222-0033　横浜市港北区新横浜2-3-12 新横浜スクエアビル6F[受付] ・ 11F
TEL：045-477-2000(代表) ／ FAX：045-477-2010 ／ URL: www.paltek.co.jp

MGC 4-17 1034510-w
PALTEK 20170603

SOLUTION SUPPLIER PALTEK
株式会社ＰＡＬＴＥＫはMentor Graphics Corporation製品の国内一次代理店です
Mentor® A Siemens Business